

概述

PSoC[®] 4 是一个可扩展和可重配置的平台架构，是一个包含 ARM[®] Cortex™-M0 CPU 的可编程嵌入式系统控制器。它把可编程，可重新配置的模拟和数字模块与灵活的自动布线资源相结合。PSoC 4000 产品系列是 PSoC 4 平台架构的最小成员。该产品系列是下列三者的组合：拥有有标准通信和时序外设的微控制器、具有一流性能的电容式触摸感应系统（CapSense）以及通用模拟。针对新应用和设计要求的方面来说，PSoC 4000 产品与 PSoC 4 平台系列产品向上兼容。

特性

32 位 MCU 子系统

- 16 MHz ARM Cortex-M0 CPU
- 包含读取加速器的闪存可达 16 KB
- SRAM 容量可达 2 KB

可编程的模拟资源

- 用于通用目的或电容式感应应用场合的两个电流 DAC (IDAC)
- 拥有内部参照的低功耗比较器

低功耗操作：1.71 V 至 5.5 V

- 通过中断和 I²C 地址检测唤醒的深度睡眠模式

电容式感应

- 赛普拉斯的 Sigma-Delta (CSD) 电容感应技术提供了一流的信噪比 (SNR) 和耐水性
- 通过赛普拉斯提供的软件组件可以更容易地实现电容式感应设计
- 自动调试 (SmartSense™)

串行通信

- 在深度睡眠模式下，许多主设备 I²C 模块可以进行地址匹配，并且在匹配后唤醒设备。

时序和脉冲宽度调制器

- 16 位定时器 / 计数器 / 脉冲宽度调制器 (TCPWM) 模块
- 中心对齐模式、边缘模式和伪随机模式
- 停止 (Kill) 终端可连接比较器触发 (针对电机驱动器) 和其他可靠性高的数字逻辑应用

多达 20 个可编程的 GPIO 引脚

- 封装 24 引脚 QFN、16 引脚 SOIC、16 引脚 QFN 和 8 引脚 SOIC
- 端口 0、1 和 2 上的 GPIO 引脚可以作为 CapSense 使用或具有其他功能
- 可编程驱动模式、强度和转换速率

PSoC Creator 设计环境

- 集成开发环境 (IDE) 提供了原理图设计输入和编译 (包括模拟和数字自动布线)
- 应用编程接口 (API) 组件可用于所有固定功能和可编程的外设

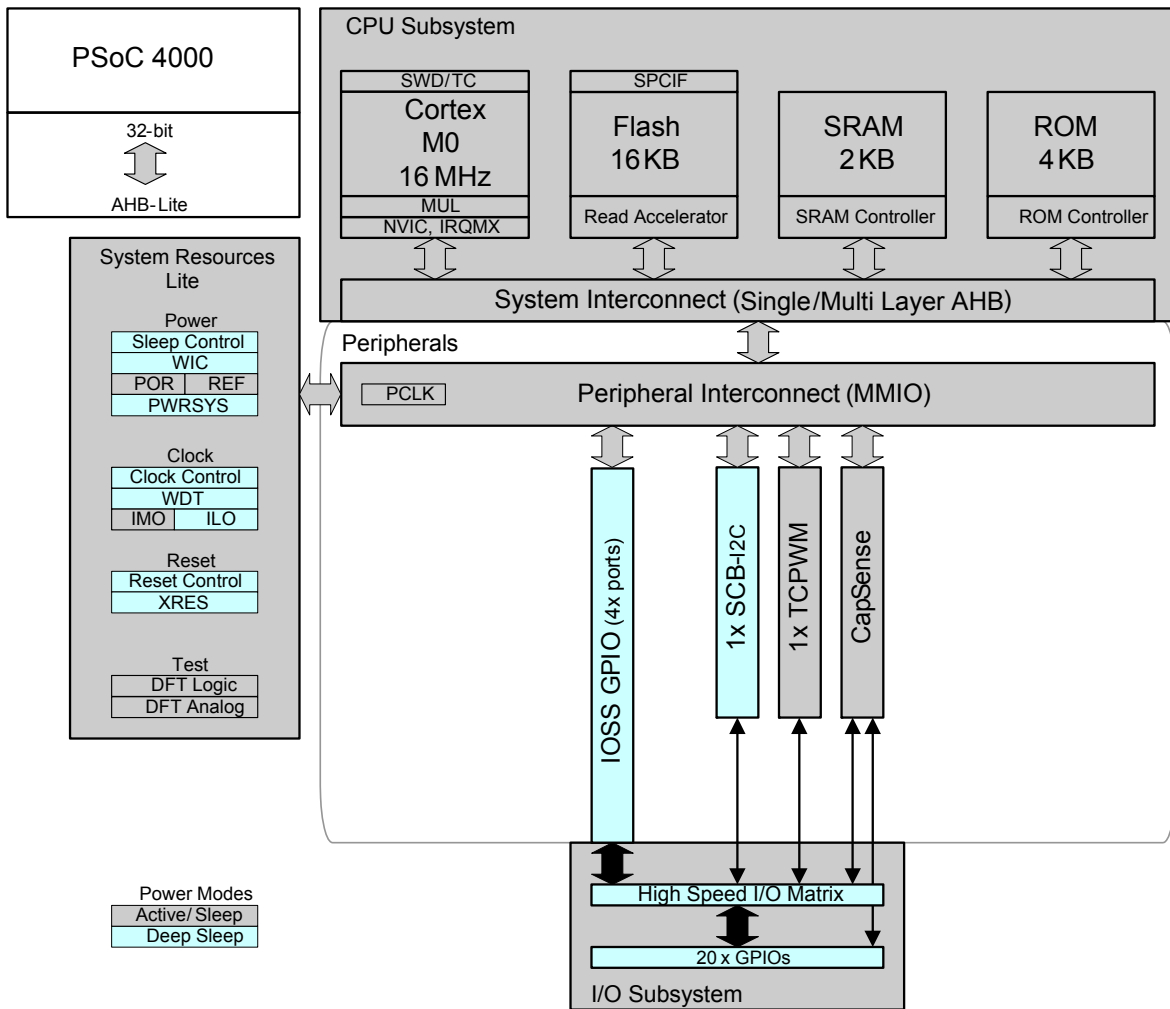
工业标准工具的兼容性

- 输入原理图后，可以使用基于 ARM 的工业标准开发工具进行开发

目录

功能定义	4	数字外设	17
CPU 和存储器子系统	4	存储器	19
系统资源	4	系统资源	19
模拟模块	5	订购信息	22
固定数字功能模块	5	器件编号约定	22
GPIO	5	封装	24
特殊的功能外设	5	封装外形图	25
引脚布局	6	缩略语	28
电源	9	文档规范	30
非稳压外部供电	9	测量单位	30
稳压外部供电	9	修订记录	31
开发支持	10	销售、解决方案和法律信息	32
文档	10	全球销售和 design 支持	32
在线资源	10	产品	32
工具	10	PSoC [®] 解决方案	32
电气规范	11	赛普拉斯开发者社区	32
最大绝对额定值	11	技术支持	32
器件级规范	11		
模拟外设	15		

图 1. 框图



PSoc 4000 器件能够为硬件和固件的编程、测试、调试和跟踪提供广泛的支持。

ARM 串行线调试 (SWD) 接口支持器件的所有编程和调试功能。

借助完善的片上调试 (DoC) 功能, 可以使用标准的生产用器件在最终系统中进行全面的器件调试。它不需要特殊的接口、调试转接板、模拟器或仿真器。只需要标准的编程连接, 即可全面支持调试。

PSoc Creator IDE 软件能够为 PSoc 4000 器件提供全面集成的编程和调试支持。SWD 接口与工业标准的第三方工具完全兼容。PSoc 4000 系列提供了一个不适用于多芯片应用解决方案和微控制器的安全级别。它有以下优点:

- 允许禁用调试特性
- 增强闪存保护功能

- 允许在片上可编程模块上执行客户专用功能

默认情况下, 调试电路处于使能状态, 并且只能在固件中被禁用。如果未使能, 唯一的使能方法是擦除整个器件, 清除闪存保护, 然后用使能调试的新固件对器件进行重新编程。

此外, 对于担心会通过器件恶意重新编程进行欺诈性攻击的应用, 可以永久禁用所有器件接口 (器件安全性)。由于使能器件的最大安全级别时, 将禁用所有编程、调试和测试接口。因此, 已使能器件安全性的 PSoc 4000 将不能退回进行失效分析。这是 PSoc 4000 允许客户进行的权衡。

功能定义

CPU 和存储器子系统

CPU

PSoC 4000 中的 Cortex-M0 CPU 是 32 位 MCU 子系统的部分，该内核通过扩展的时钟门控来优化低功率操作。此外，几乎所有指令的长度都为 16 位，并且 CPU 执行 Thumb-2 指令子集。这样能够将完全兼容的二进制代码导入更高性能的处理器的，如 Cortex M3 和 M4。它包括一个带有 8 个中断输入的嵌套向量中断控制器 (NVIC) 模块和一个唤醒中断控制器 (WIC)。通过 WIC 将处理器从深度睡眠模式唤醒，以便芯片处于深度睡眠模式时，可以关闭主处理器的电源。

CPU 还包含一个串行线调试 (SWD) 接口 — JTAG 的 2 线格式。PSoC 4000 的调试配置有四个断点 (地址) 比较器和两个观察点 (数据) 比较器。

闪存

PSoC 4000 器件包含一个闪存模块，该模块的闪存加速器与 CPU 紧密耦合，以减少闪存模块的平均访问时间。低功耗闪存模块可在工作频率为 16 MHz 的情况下提供一个零等待状态 (WS) 的访问时间。闪存加速器的单周期访问平均占 SRAM 的 85%。

SRAM

提供了高达 2 KB 的 SRAM，用于进行零等待访问，它的工作频率为 16 MHz。

SROM

此外，还提供了包含引导和配置子程序的 ROM。

系统资源

电源系统

有关电源系统的详细信息，请参考第 9 页上的电源中介绍的内容。它确保电压电平满足每个相应模式的要求，延迟模式输入 (例如，上电复位 (POR) 模式) 直到电压电平满足正常功能为止，或生成各种复位 (例如，欠压检测)。PSoC 4000 可通过单外部供电运行，其电压范围为 1.8 V \pm 5% (外部调制) 或 1.8 至 5.5 V (内部调制)。它拥有三种不同的电源模式，这些模式之间的转换由电源系统管理。PSoC 4000 提供了活跃模式以及低功耗的睡眠模式和深度睡眠模式。

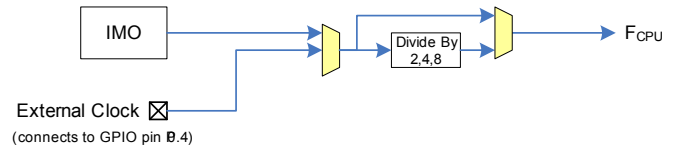
所有子系统都在活跃模式运行。当所有外设和中断由唤醒事件的瞬间唤醒激活时，CPU 子系统 (CPU、闪存和 SRAM) 将关闭睡眠模式中的时钟信号。在深度睡眠模式下，高速时钟和相关电路都被关闭，从该模式唤醒需要 35 μ s。

时钟系统

PSoC 4000 的时钟系统为需要时钟的所有子系统提供时钟，并且通过该时钟系统可以在各种时钟源之间进行切换 (需要短脉冲)。此外，这些时钟系统可确保没有亚稳条件。

PSoC 4000 的时钟系统既包括内部主振荡器 (IMO) 和内部低速振荡器 (ILO) 又提供外部时钟。

图 2. PSoC 4000 MCU 时钟架构



通过分频 F_{CPU} 信号可以生成用于模拟和数字外设的同步时钟。PSoC 4000 提供具有 16 位分频功能的四个时钟分频器。16 位功能允许灵活生成精细 (fine-grained) 的频率值并且完全受 PSoC Creator 的支持。

IMO 时钟源

在 PSoC 4000 中，IMO 是主要的内部时钟源。在测试过程中，该时钟源被调整，以达到特定的精度。IMO 的默认频率为 24 MHz 并且能以步长为 4 MHz 从 24 至 48 MHz 调整该值。IMO 和赛普拉斯提供的校准之间的容差为 \pm 2% (24 和 32 MHz)。

ILO 时钟源

ILO 是极低功耗的 40 kHz 振荡器，主要用于生成看门狗定时器 (WDT) 的时钟和深度睡眠模式中的外设操作。利用 IMO 校准 ILO 驱动计数器可以提高精度。赛普拉斯提供了一个用于校准目的的软件组件。

看门狗定时器

看门狗定时器实现来自于 ILO 的时钟模块，这样可以在深度睡眠模式下进行看门狗操作。另外，在发生设置超时之前如果还未服务该看门狗，则将生成看门狗复位。看门狗复位在固件可读的一个复位原因寄存器内记录。

复位

可以由各种源 (包括软件复位) 复位 PSoC 4000。复位事件是异步的，用于确保将器件恢复到一个已知的状态。复位原因被记录在寄存器内，该寄存器在复位过程中保持不变并允许软件确定复位原因。XRES 引脚被保留，为了在 24 引脚封装上进行外部复位。一个内部 POR 在 16 引脚和 8 引脚封装上提供。XRES 引脚具有一个内部上拉电阻，保证该引脚的默认电平为高。

电压参考

PSoC 4000 参考系统生成所需要的所有内部参考电压。1.2 V 参考电压适用于比较器。IDAC 基于 \pm 5% 参考电压。

模拟模块

低功耗比较器

PSoC 4000 具有一个使用内置参考电压的低功耗比较器。16 个引脚中的任何引脚都可以作为比较器的输入使用，并且该比较器的输出会引出一个引脚。已选定的比较器输入与比较器的负输入相连，该比较器的正输入始终连接至 1.2 V 参考电压

电流 DAC

PSoC 4000 拥有两个 IDAC，用于驱动芯片上的 16 个引脚。可以对这些 IDAC 的电流范围进行编程。

模拟复用器总线

PSoC 4000 有两条总线（称为 AMUX 总线）。它们与固件可编程的模拟开关相连，通过这些开关，芯片的内部资源（IDAC、比较器）可以连接至端口 0、1 和 2 上的任何引脚。

固定数字功能模块

定时器/计数器/PWM (TCPWM) 模块

TCPWM 模块包含一个用户可编程周期长度的 16 位计数器。另外，还有一个捕获寄存器，用于记录发生事件（I/O 事件）时的计数值；一个周期寄存器，用于停止或自动重新加载计数器（如果它的计数值等于周期寄存器的值）和一个比较寄存器，用于生成可作为 PWM 占空比输出的比较值信号。在正向输出和反向输出之间，该模块还提供了可编程的偏移，以便这些输出可以作为可编程死区的互补 PWM 输出使用。它还提供用于强制输出进入未确定状态的停止（Kill）输入；例如，当出现过流状态时，可以终止控制驱动系统。这时将没有时间进行软件干预，因此需要立即关闭驱动 FET 的 PWM。

串行通信模块 (SCB)

PSoC 4000 有一个能够实现多主设备 I²C 接口的串行通信模块。

I²C 模式：硬件 I²C 模块可执行整个多主设备和从设备接口（它具有多主设备的校准功能）。该模块的工作速度可达 400 kbps（快速模块），另外它还提供各种灵活的缓冲选项，以降低 CPU 的中断开销和延迟。该模块还具有一个 EZI²C，通过它可以在 PSoC 4000 存储器中创建缓冲存储器的地址范围，并且对存储器中的阵列进行读写操作时可以大量降低 I²C 通信。此外，该模块提供一个深度为 8 字节的 FIFO，用于接收和传送目的。该模块延长了 CPU 读取数据的时间，从而减少了时钟延展的发生（由于 CPU 没有及时读取数据，因此才导致时钟延展）。

I²C 外设与 I²C 标准模式和快速模式器件相兼容，如 NXP I²C 总线规范和用户手册（UM10204）中所定义。在开漏模式下，可以使用 GPIO 引脚实现 I²C 总线 I/O。

针对下列方面来说，PSoC 4000 与 I²C 规范不完全相兼容：

- GPIO 单元没有过压容差功能，因此不能从 I²C 系统其余部分被热插拔或独立供电。

GPIO

PSoC 4000 具有 20 个 GPIO。GPIO 模块实现下列各项：

- 八种驱动模式：
 - 模拟输入模式（禁用了输入和输出缓冲区）
 - 仅输入
 - 弱上拉和强下拉
 - 强上拉和弱下拉
 - 开漏和强下拉
 - 开漏和强上拉
 - 强上拉和强下拉
 - 弱上拉和弱下拉
- 输入阈值选择（CMOS 或 LVTTTL）。
- 除了驱动强度模式外，还需要单独控制输入和输出缓冲区的使能/禁用

- dV/dt 相关噪声控制的可选斜率，用以降低 EMI

各种引脚被分为逻辑实体（称为端口），它们的宽度为 8 位（端口 2 和 3 会更多）。上电和复位期间，各模块被强制为禁用状态，以禁止通电任何输入和/或造成启用的过电流现象。称为高速度 I/O 矩阵的复用网络用于复用连接至一个 I/O 引脚的多个信号。

数据输出存储驱动到各引脚上的值而引脚状态寄存器存储这些引脚的状态。

如果 I/O 引脚被使能，它将生成一个中断，并且每个 I/O 端口都有一个中断请求（IRQ）和相关的中断服务子程序（ISR）向量（对于 PSoC 4000，向量数量为 4）。

特殊的功能外设

CapSense

PSoC 4000 可通过一个 CSD 模块支持 CapSense 功能。该模块通过一个模拟复用器总线和—个模拟开关与 16 个引脚相连（端口 3 上的各引脚不适用于 CapSense 功能）。因此，在软件控制情况下，系统中的任何有效引脚或引脚组都可以提供 CapSense 功能。另外 CapSense 模块也提供了 PSoC Creator 组件，以便于使用。

通过将屏蔽电压驱动到另一个模拟总线可以提供耐水性能。通过对屏蔽电极驱动与感应电极相同的信号可提供耐水性。这样可以避免屏蔽电容衰减感应输入。另外，可以实现接近感应。

CapSense 模块具有两个 IDAC。如果 CapSense 不被使用（两个 IDAC 都可用）或者 CapSense 没有耐水性能（一个 IDAC 有效），那么可以将这两个 IDAC 用于通用目的。

引脚布局

下面显示的是 PSoC 4000 的引脚列表。所有端口引脚都支持 GPIO。端口 0、1 和 2 支持 CSD CapSense 和模拟复用器总线连接。

表 1. PSoC 4000 的引脚说明

24 QFN		16 QFN		16 SOIC		8 SOIC		TCPWM 信号	备用功能
引脚	名称	引脚	名称	引脚	名称	引脚	名称		
1	P0.0/TRIN0							TRIN0: 触发输入 0	
2	P0.1/TRIN1/ CMPO_0	1	P0.1/TRIN1/C MPO_0	3	P0.1/TRIN1/C MPO_0			TRIN1: 触发输入 1	CMPO_0: 感应比较器输出
3	P0.2/TRIN2	2	P0.2/TRIN2	4	P0.2/TRIN2			TRIN2: 触发输入 2	
4	P0.3/TRIN3							TRIN3: 触发输入 3	
5	P0.4/TRIN4/ CMPO_0/EXT T_CLK	3	P0.4/TRIN4/ CMPO_0/EXT _CLK	5	P0.4/TRIN4/C MPO_0/EXT_ CLK	2	P0.4/TRIN4/ CMPO_0/E XT_CLK	TRIN4: 触发输入 4	CMPO_0: 感应比较器输出、外部时钟、CMOD 电容
6	VCCD	4	VCCD	6	VCCD	3	VCCD		
7	VDD	5	VDDIO	7	VDD	4	VDD		
8	VSS	6	VDD	8	VSS	5	VSS		
9	P0.5	7	VSS	9	P0.5				
10	P0.6	8	P0.6	10	P0.6				
11	P0.7								
12	P1.0								
13	P1.1/OUT0	9	P1.1/OUT0	11	P1.1/OUT0	6	P1.1/OUT0	OUT0: PWM OUT 0	
14	P1.2/SCL/ SWD_CLK	10	P1.2/SCL/ SWD_CLK	12	P1.2/SCL/ SWD_CLK				I2C SCL、SWD 时钟
15	P1.3/SDA/ SWD_IO	11	P1.3/SDA/ SWD_IO	13	P1.3/SDA/ SWD_IO				I2C 数据、SWD 数据
16	P1.4/UND0							UND0: 下溢输出	
17	P1.5/OVF0							OVF0: 上溢输出	
18	P1.6/OVF0/U ND0 /nOUT0/CMPO_0	12	P1.6/OVF0/ UND0/nOUT0 /CMPO_0	14	P1.6/OVF0/U ND0 /nOUT0/CMPO_0	7	P1.6/OVF0/ UND0 /nOUT0/CMPO_0	nOUT0: OUT0 的补码 (非 OUT)	CMPO_0: 感应比较器输出, POR 期间的内部复位功能 (POR 期间不能与地面相连)。
19	P1.7/MATCH/ EXT_CLK	13	P1.7/MATCH/ EXT_CLK	15	P1.7/MATCH/ EXT_CLK			MATCH: 匹配输出	外部时钟
20	P2.0			16	P2.0				
21	P3.0/SDA/ SWD_IO	14	P3.0/SDA/ SWD_IO	1	P3.0/SDA/ SWD_IO	8	P3.0/SDA/ SWD_IO		I2C 数据、SWD IO
22	P3.1/SCL/ SWD_CLK	15	P3.1/SCL/ SWD_CLK	2	P3.1/SCL/ SWD_CLK	1	P3.1/SCL/ SWD_CLK		I2C 时钟、SWD 时钟
23	P3.2	16	P3.2					OUT0: PWM OUT 0	
24	XRES								XRES: 外部复位

各种引脚功能的说明如下:

VDD: 模拟和数据部分的电源。

VDDIO: 有效时, 该引脚提供单独的电压域 (有关详细内容, 请参考电源一节中介绍的内容)。

VSS: 接地引脚。

VCCD: 稳压数字电源 (1.8 V ±5%)。

端口 0、1 和 2 都可以作为 CSD 感应使用, 并且屏蔽引脚可以与 AMUXBUS A 或 B 相连, 或都作为固件可驱动的 GPIO 引脚使用。除了上面所述的备用功能之外, 端口 3 上的各引脚还可以作为 GPIO 使用。

各种封装包括: 24 引脚 QFN、16 引脚 QFN、16 引脚 SOIC 和 8 引脚 SOIC。

图 3. 24 引脚 QFN 引脚分布

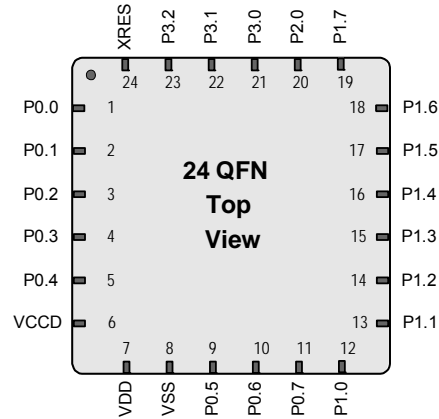


图 4. 16 引脚 QFN 引脚分布

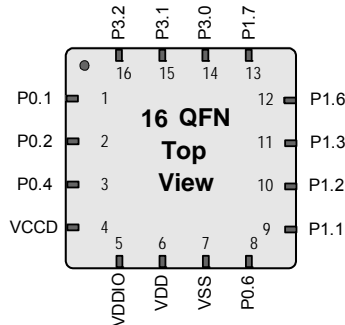


图 5. 16 引脚 SOIC 的引脚分布

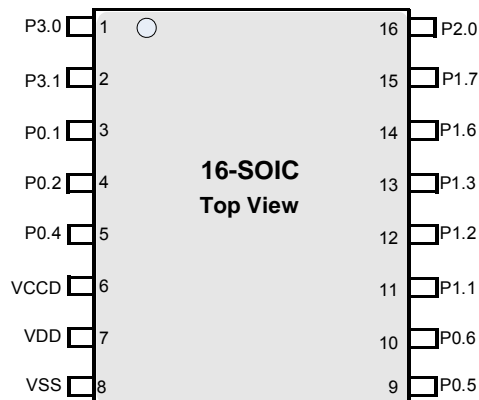
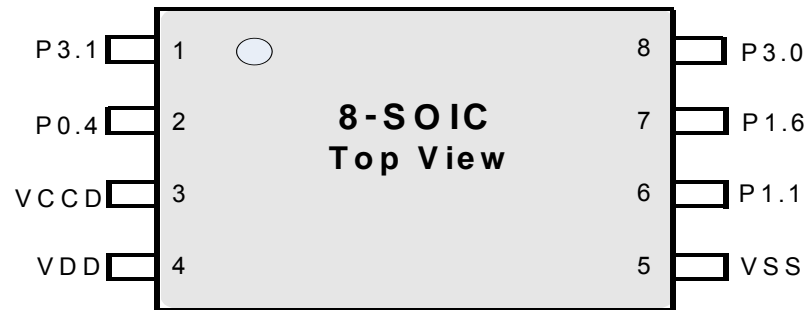


图 6. 8 引脚 SOIC 的引脚分布



电源

下面的电源系统框图（图 7 和图 8）显示的是 PSoc 4000 的电源引脚设置情况。该系统具有一个处于活动模式的电压调节器，以用于数字电路。由于没有模拟调压器，因此模拟电路直接使用 V_{DD} 输入来运行。深度睡眠模式有一个独立的调压器。供电电压范围为 $1.8\text{ V} \pm 5\%$ （外部调节）或 1.8 V 至 5.5 V （非外部调节；内部调节），所有功能和电路都在该范围内运行。

16 引脚 QFN 封装提供的 V_{DDIO} 引脚为 P3.0、P3.1 和 P3.2 引脚提供独立电压域。P3.0 和 P3.1 可以作为 I²C 引脚使用，因此芯片能与以不同电压运行的 I²C 系统通信（其中 $V_{DDIO} \leq V_{DD}$ ）。例如， V_{DD} 为 3.3 V 和 V_{DDIO} 为 1.8 V 。

PSoc 4000 系列提供两种不同的电源操作模式：非稳压外部供电和稳压外部供电。

非稳压外部供电

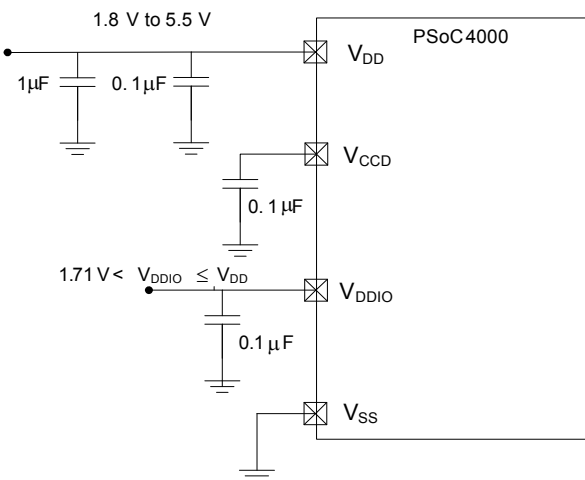
在该模式下，PSoc 4000 由一个外部电源供电，它的范围为 1.8 至 5.5 V 。该范围还适用于电池供电的操作。例如，该芯片由一个电池系统供电，它的电压从 3.5 V 下降到 1.8 V 。在此模式下，PSoc 4000 的内部稳压器为内部逻辑供电，并且它的 V_{CCD} 输出必须通过一个外部电容（ $0.1\ \mu\text{F}$ ；X5R 陶瓷或性能更好的电容）旁路接地。

V_{DD} 必须通过旁路电容连接到地。通常选用一个 $1\ \mu\text{F}$ 和一个 $0.1\ \mu\text{F}$ 的电容。请注意，这只是简单的经验法则。对于重要的应用，PCB 布局、走线间的电感和旁路电容寄生需要通过仿真以获得最佳的旁路。

下面是旁路方案的一个示例（ V_{DDIO} 在 16-QFN 封装中有效）。

图 7. 16 引脚 QFN 的旁路方案示例 — 非稳压外部供电

Power supply connections when $1.8 \leq V_{DD} \leq 5.5\text{ V}$



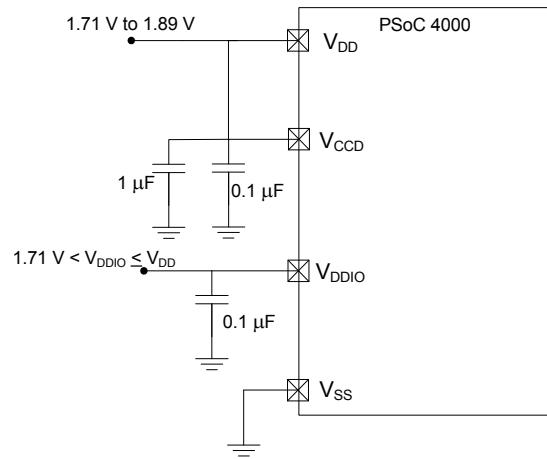
稳压外部供电

在该模式下，PSoc 4000 由一个外部电源供电，它的范围为 1.71 至 1.89 V ；请注意，此范围必须包括了纹波。在该模式中， V_{DD} 和 V_{CCD} 引脚短接相连并被旁路。在固件中，内部稳压器被禁用。

下面是旁路方案的一个示例（ V_{DDIO} 在 16-QFN 封装中有效）。

图 8. 16 引脚 QFN 的旁路方案示例 — 稳压外部供电

Power supply connections when $1.71 \leq V_{DD} \leq 1.89\text{ V}$



开发支持

PSoC 4000 系列具有一系列丰富的文档、开发工具和在线资源，能够在开发过程中为您提供帮助。更多有关信息，请访问 www.cypress.com/go/psoc4 网站。

文档

一套文档，为 PSoC 4000 系列提供支持，以确保您可以快速找到问题的答案。本节列出了部分关键文档。

软件用户指南：有关如何使用 PSoC Creator 的分步指导。软件用户指南详细介绍了 PSoC Creator 构建流程如何工作、如何将源控件与 PSoC Creator 结合使用等信息。

组件数据手册：PSoC 非常灵活，在投入生产很长时间后依然可以创建新的外设（组件）。组件数据表提供了选择和使用特定组件所需的全部信息，其中包括功能说明、API 文档、示例代码以及交流 / 直流规范。

应用笔记：PSoC 应用笔记深入讨论了 PSoC 的特定应用，例如无刷直流电机控制和片上滤波。除了应用笔记文档之外，应用笔记通常还包括示例项目。

技术参考手册：技术参考手册 (TRM) 包含使用 PSoC 器件所需的全部技术细节，其中包括所有 PSoC 寄存器的完整说明。TRM 在 www.cypress.com/psoc4 网站中的文档部分提供。

在线资源

除了印刷文档之外，您还可以随时通过赛普拉斯 PSoC 论坛，与世界各地的 PSoC 用户和专家进行交流。

工具

PSoC 4000 系列具备工业标准的内核、编程和调试接口，是开发工具体系的一个组成部分。有关易于使用的创新型 PSoC Creator IDE、所支持的第三方编译器、编程器、调试器和开发工具包的最新信息，请访问我们的网站 www.cypress.com/go/psoccreator。

电气规范

最大绝对额定值

表 2. 最大绝对额定值^[1]

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID1	V _{DDD_ABS}	相对于 V _{SS} 的数字供电	-0.5	-	6	V	
SID2	V _{CCD_ABS}	相对于 V _{SS} 的直接数字内核电压输入	-0.5	-	1.95	V	
SID3	V _{GPIO_ABS}	GPIO 电压	-0.5	-	V _{DD} +0.5	V	
SID4	I _{GPIO_ABS}	每个 GPIO 上的最大电流	-25	-	25	mA	
SID5	I _{GPIO_injection}	GPIO 注入电流, V _{IH} > V _{DDD} 时, 该值最大; V _{IL} < V _{SS} 时, 该值最小	-0.5	-	0.5	mA	每个引脚的注入电流
BID44	ESD_HBM	静电放电人体模型	2200	-	-	V	
BID45	ESD_CDM	静电放电带电器件模型	500	-	-	V	
BID46	LU	栓锁的引脚电流	-140	-	140	mA	

器件级规范

除非另有说明, 否则规范的适用温度是 $-40\text{ °C} \leq T_A \leq 85\text{ °C}$ 且 $T_J \leq 100\text{ °C}$ 。另外规范的适用电压是 1.71 V 至 5.5 V。

表 3. 直流规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID53	V _{DD}	电源输入电压	1.8	-	5.5	V	使能了电压调节器
SID255	V _{DD}	电源输入电压 (V _{CCD} = V _{DD})	1.71	-	1.89	V	内部非稳压电源
SID54	V _{DDIO}	V _{DDIO} 供电范围	1.71	-	V _{DD}	V	
SID55	C _{EFC}	外部稳压器电压旁路	-	0.1	-	μF	绝缘介质为 X5R 的陶瓷或性能更好的电容
SID56	C _{EXC}	电源旁路电容	-	1	-	μF	绝缘介质为 X5R 的陶瓷或性能更好的电容
在活跃模式下, V _{DD} = 1.8 到 5.5 V。典型值在 V _{DD} = 3.3 V 时测量。							
SID9	I _{DD5}	从闪存执行, CPU 的运行速度为 6 MHz	-	-	TBD	mA	
SID10	I _{DD6}	从闪存执行, CPU 的运行速度为 6 MHz	-	2.0	-	mA	T = 25 °C
SID12	I _{DD8}	从闪存执行; CPU 的运行速度为 12 MHz	-	-	TBD	mA	
SID13	I _{DD9}	从闪存执行; CPU 的运行速度为 12 MHz	-	3.2	-	mA	T = 25 °C
SID16	I _{DD11}	从闪存执行, CPU 的运行速度为 16 MHz	-	-	TBD	mA	
SID17	I _{DD12}	从闪存执行, CPU 的运行速度为 16 MHz	-	4.0	-	mA	T = 25 °C

注意:

1. 使用高于表 1 所列的最大绝对值可能会给器件造成永久性损害。长期使用最大绝对值工作可能会影响器件的可靠性。最大存储温度是 150 °C, 并与 JEDEC 标准 JESD22-A103、高温度存储寿命完全兼容。如果采用的值低于最大绝对值但高于正常值, 则器件不能正常工作。

表 3. 直流规范 (续)

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
睡眠模式, $V_{DD} = 1.71$ 至 5.5 V							
SID25	I_{DD20}	I ² C 唤醒, WDT 打开。速度为 6 MHz	-	1.1	-	mA	T = 25 °C
SID25A	I_{DD20A}	I ² C 唤醒, WDT 打开。速度为 12 MHz	-	1.4	-	mA	T = 25 °C
深度睡眠模式, $V_{DD} = 1.8$ 至 3.6 V (使能了电压调节器)							
SID31	I_{DD26}	I ² C 唤醒和 WDT 打开	-	2.5	-	μA	T = 25 °C、3.6 V
SID32	I_{DD27}	I ² C 唤醒和 WDT 打开	-	-	TBD	μA	T = 85 °C
深度睡眠模式, $V_{DD} = 3.6$ 至 5.5 V (使能了电压调节器)							
SID34	I_{DD29}	I ² C 唤醒和 WDT 打开	-	2.5	-	μA	T = 25 °C、5.5 V
SID35	I_{DD35}	I ² C 唤醒和 WDT 打开	-	2.5	-	μA	T = 25 °C、5.5 V
深度睡眠模式, $V_{DD} = V_{CCD} = 1.71$ 至 1.89 V (旁路电压调节器)							
SID37	I_{DD32}	I ² C 唤醒和 WDT 打开	-	2.5	-	μA	T = 25 °C
SID38	I_{DD33}	I ² C 唤醒和 WDT 打开	-	-	TBD	μA	
XRES 电流							
SID307	I_{DD_XR}	确认 XRES 时的供电电流	-	2	5	mA	

表 4. 交流规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID48	F_{CPU}	CPU 频率	DC	-	16	MHz	$1.71 \leq V_{DD} \leq 5.5$
SID49 ^[2]	T_{SLEEP}	从睡眠模式唤醒	-	0	-	μs	
SID50 ^[2]	$T_{DEEPSLEEP}$	从深度睡眠模式唤醒	-	35	-	μs	

GPIO

表 5. GPIO 直流规范 (参照 16 引脚 QFN V_{DDIO} 引脚的 V_{DDIO})

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID57	$V_{IH}^{[3]}$	输入电压的上限阈值	$0.7 \times V_{DD}$	-	-	V	CMOS 输入
SID58	V_{IL}	输入电压的下限阈值	-	-	$0.3 \times V_{DD}$	V	CMOS 输入
SID241	$V_{IH}^{[3]}$	LVTTL 输入, $V_{DD} < 2.7$ V	$0.7 \times V_{DD}$	-	-	V	
SID242	V_{IL}	LVTTL 输入, $V_{DD} < 2.7$ V	-	-	$0.3 \times V_{DD}$	V	
SID243	$V_{IH}^{[3]}$	LVTTL 输入, $V_{DD} \geq 2.7$ V	2.0	-	-	V	
SID244	V_{IL}	LVTTL 输入, $V_{DD} \geq 2.7$ V	-	-	0.8	V	
SID59	V_{OH}	输出高电平电压	$V_{DD} - 0.6$	-	-	V	在 $V_{DD} = 3$ V 条件下, $I_{OH} = 4$ mA

注意:

- 由特性保证。
- V_{IH} 不能超过 $V_{DD} + 0.2$ V。

表 5. GPIO 直流规范 (参照 16 引脚 QFN V_{DDIO} 引脚的 V_{DDIO}) (续)

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID60	V _{OH}	输出高电平电压	V _{DDD} -0.5	-	-	V	在 1.8 V V _{DDD} 条件下, I _{OH} = 1 mA
SID61	V _{OL}	输出低电平电压	-	-	0.6	V	在 1.8 V V _{DDD} 条件下, I _{OL} = 4 mA
SID62	V _{OL}	输出低电平电压	-	-	0.6	V	在 3 V V _{DDD} 条件下, I _{OL} = 10 mA
SID62A	V _{OL}	输出低电平电压	-	-	0.4	V	在 3 V V _{DDD} 条件下, I _{OL} = 3 mA
SID63	R _{PULLUP}	上拉电阻	3.5	5.6	8.5	kΩ	
SID64	R _{PULLDOWN}	下拉电阻	3.5	5.6	8.5	kΩ	
SID65	I _{IL}	输入漏电流 (绝对值)	-	-	2	nA	25 °C, V _{DDD} = 3.0 V
SID66	C _{IN}	输入电容	-	3	7	pF	
SID67 ^[4]	V _{HYSTTL}	输入迟滞 LVTTTL	15	40	-	mV	V _{DDD} ≥ 2.7 V
SID68 ^[4]	V _{HYSCMOS}	输入迟滞 CMOS	0.05 × V _{DDD}	-	-	mV	V _{DD} < 4.5 V
SID68A ^[4]	V _{HYSCMOS5V5}	输入迟滞 CMOS	200	-	-	mV	V _{DD} > 4.5 V
SID69 ^[4]	I _{DIODE}	通过保护二极管到达 V _{DD} /V _{SS} 的电流	-	-	100	μA	
SID69A ^[4]	I _{TOT_GPIO}	芯片的最大总数拉电流或灌电流	-	-	85	mA	

表 6. GPIO 交流规范

由特性保证

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID70	T _{RISEF}	快速强模式下的上升时间	2	-	12	ns	3.3 V V _{DDD} , C _{load} = 25 pF
SID71	T _{FALLF}	快速强模式下的下降时间	2	-	12	ns	3.3 V V _{DDD} , C _{load} = 25 pF
SID72	T _{RISES}	慢速强模式下的上升时间	10	-	60	-	3.3 V V _{DDD} , C _{load} = 25 pF
SID73	T _{FALLS}	慢速强模式下的下降时间	10	-	60	-	3.3 V V _{DDD} , C _{load} = 25 pF
SID74	F _{GPIOOUT1}	GPIO F _{OUT} ; 3.3 V ≤ V _{DDD} ≤ 5.5 V。 快速强模式。	-	-	16	MHz	90/10%、25 pF 负载、60/40 占空比
SID75	F _{GPIOOUT2}	GPIO F _{OUT} ; 1.71 V ≤ V _{DDD} ≤ 3.3 V。 快速强模式。	-	-	16	MHz	90/10%、25 pF 负载、60/40 占空比
SID76	F _{GPIOOUT3}	GPIO F _{OUT} ; 3.3 V ≤ V _{DDD} ≤ 5.5 V。 慢速强模式。	-	-	7	MHz	90/10%、25 pF 负载、60/40 占空比

注意:

4. 由特性保证。

表 6. GPIO 交流规范

由特性保证 (续)

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID245	F _{GPIOOUT4}	GPIO F _{OUT} : 1.71 V ≤ V _{DD} ≤ 3.3 V。 慢速强模式。	-	-	3.5	MHz	90/10%、25pF 负载、60/40 占 空比
SID246	F _{GPIOIN}	GPIO 输入的工作频率； 1.71 V ≤ V _{DD} ≤ 5.5 V	-	-	16	MHz	90/10% V _{IO}

XRES

表 7. XRES 直流规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID77	V_{IH}	输入电压的上限阈值	$0.7 \times V_{DD}$	-	-	V	CMOS 输入
SID78	V_{IL}	输入电压的下限阈值	-	-	$0.3 \times V_{DD}$	V	CMOS 输入
SID79	R_{PULLUP}	上拉电阻	3.5	5.6	8.5	k Ω	
SID80	C_{IN}	输入电容	-	3	7	pF	
SID81 ^[5]	$V_{HYSXRES}$	输入电压迟滞	-	$0.05 \times V_{DD}$	-	mV	$V_{DD} > 4.5V$ 时, 典型迟滞为 200 mV

表 8. XRES 交流规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID83 ^[5]	$T_{RESETWIDTH}$	复位脉冲宽度	5	-	-	μs	
BID#194 ^[5]	$T_{RESETWAKE}$	从复位释放到唤醒的时间	-	-	3	ms	

模拟外设

比较器

表 9. 比较器直流规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID330 ^[5]	I_{CMP1}	模块电流、高带宽模式	-	-	TBD	mA	
SID331 ^[5]	I_{CMP2}	模块电流, 低功耗模式	-	-	TBD	mA	
SID332 ^[5]	$V_{OFFSET1}$	偏移电压、高带宽模式	-	10	30	mV	
SID333 ^[5]	$V_{OFFSET2}$	偏移电压、低功耗模式	-	10	30	V	
SID334 ^[5]	Z_{CMP}	比较器直流输入阻抗	35	-	-	M Ω	
SID338 ^[5]	V_{INP_COMP}	比较器的输入范围	0	-	3.6	V	最大输入电压是 3.6 V 和 V_{DD} 中较小的那个

表 10. 比较器交流规范 (由特性保证)

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID336 ^[5]	T_{COMP1}	响应时间、高带宽模式、50 mV 超速	-	-	50	ns	
SID337 ^[5]	T_{COMP2}	响应时间、低功耗模式、50 mV 超速	-	-	100	ns	

注意:
5. 由特性保证。

CSD

表 11. CSD 和 IDAC 的模块规范

规范 ID#	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
CSD 和 IDAC 的规范							
SYS.PER#3	VDD_RIPPLE	电源的最大允许波纹，直流至 10MHz	-	-	±50	mV	VDD > 2V (包括波纹)，25 °C T _A ，灵敏度 = 0.1 pF
SYS.PER#16	VDD_RIPPLE_1.8	电源的最大允许波纹，直流至 10MHz	-	-	±25	mV	VDD > 1.75V (包括波纹)，25 °C T _A ，寄生电容 (C _p) < 20 pF，灵敏度 ≥ 0.4 pF
SID.CSD#15	VREF	CSD 和比较器的电压参考	1.1	1.2	1.3	V	
SID.CSD#16	IDAC1IDD	IDAC1 (8 位) 模块电流	-	-	1125	µA	
SID.CSD#17	IDAC2IDD	IDAC2 (7 位) 模块电流	-	-	1125	µA	
SID308	V _{CSD}	工作电压范围	1.71	-	5.5	V	1.8 V ±5% 或 1.8 V 到 5.5 V
SID308A	VCOMPIDAC	IDAC 的标准电压范围	0.8	-	V _{DD} -0.8	V	
SID309	IDAC1 _{DNL}	8 位分辨率的差分非线性 (DNL)	-1	-	1	LSB	
SID310	IDAC1 _{INL}	8 位分辨率的积分非线性 (INL)	-3	-	3	LSB	
SID311	IDAC2 _{DNL}	7 位分辨率的差分非线性 (DNL)	-1	-	1	LSB	
SID312	IDAC2 _{INL}	7 位分辨率的积分非线性 (INL)	-3	-	3	LSB	
SID313	信噪比	手指噪声计数比率由特性保证	5	-	-	比率	电容范围在 9 pF 到 35 pF 之间，灵敏度为 0.1 pF
SID314	IDAC1 _{CRT1}	高范围的 IDAC1 (8 位) 输出电流	-	612	-	µA	
SID314A	IDAC1 _{CRT2}	低范围的 IDAC1 (8 位) 输出电流	-	306	-	µA	
SID315	IDAC2 _{CRT1}	高范围的 IDAC2 (7 位) 输出电流	-	304.8	-	µA	
SID315A	IDAC2 _{CRT2}	低范围的 IDAC2 (7 位) 输出电流	-	152.4	-	µA	
SID320	IDAC _{OFFSET}	所有零输入	-	-	±1	LSB	
SID321	IDAC _{GAIN}	全量程错误减去偏移	-	-	±10	%	
SID322	IDAC _{MISMATCH}	各 IDAC 之间的不一致性	-	-	7	LSB	
SID323	IDAC _{SET8}	8 位 IDAC 的 0.5 LSB 的建立时间	-	-	10	µs	全标度跃变。无外部负载。
SID324	IDAC _{SET7}	7 位 IDAC 到 0.5 LSB 的建立时间	-	-	10	µs	全标度跃变。无外部负载。
SID325	CMOD	外部调制器电容。	-	2.2	-	nF	5 V 的额定电压，X7R 或 NP0 Cap。

数字外设

定时器

表 12. 定时器直流规范^[6]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID115	I _{TIM1}	频率为 3 MHz 时的模块电流消耗	-	-	19	μA	16 位定时器
SID116	I _{TIM2}	频率为 8 MHz 时的模块电流消耗	-	-	TBD	μA	16 位定时器
SID117	I _{TIM3}	频率为 16 MHz 时的模块电流消耗	-	-	TBD	μA	16 位定时器

表 13. 定时器交流规范^[6]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID118	T _{TIMFREQ}	工作频率	-	-	16	MHz	
SID119	T _{CAPWINT}	捕获脉冲宽度 (内部)	125	-	-	ns	
SID120	T _{CAPWEXT}	捕获脉冲宽度 (外部)	125	-	-	ns	
SID121	T _{TIMRES}	定时器分辨率	65	-	-	ns	
SID122	T _{TENWIDINT}	使能脉冲宽度 (内部)	125	-	-	ns	
SID123	T _{TENWIDEXT}	使能脉冲宽度 (外部)	125	-	-	ns	
SID124	T _{TIMRESWINT}	复位脉冲宽度 (内部)	125	-	-	ns	
SID125	T _{TIMRESEXT}	复位脉冲宽度 (外部时钟)	125	-	-	ns	

计数器

表 14. 计数器直流规范^[6]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID126	I _{CTR1}	频率为 3 MHz 时的模块电流消耗	-	-	19	μA	16 位计数器
SID127	I _{CTR2}	频率为 8 MHz 时的模块电流消耗	-	-	TBD	μA	16 位计数器
SID128	I _{CTR3}	频率为 12 MHz 时的模块电流消耗	-	-	TBD	μA	16 位计数器

表 15. 计数器交流规范^[6]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID129	T _{CTRFREQ}	工作频率	-	-	16	MHz	
SID130	T _{CTRPWINT}	捕获脉冲宽度 (内部)	125	-	-	ns	
SID131	T _{CTRPWEXT}	捕获脉冲宽度 (外部)	125	-	-	ns	
SID132	T _{CTRES}	计数器分辨率	65	-	-	ns	
SID133	T _{CENWIDINT}	使能脉冲宽度 (内部)	125	-	-	ns	
SID134	T _{CENWIDEXT}	使能脉冲宽度 (外部)	125	-	-	ns	
SID135	T _{CTRRESWINT}	复位脉冲宽度 (内部)	125	-	-	ns	
SID136	T _{CTRRESWEXT}	复位脉冲宽度 (外部时钟)	125	-	-	ns	

脉冲宽度调制 (PWM)

表 16. PWM 直流规范^[6]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID137	I _{PWM1}	频率为 3 MHz 时的模块电流消耗	-	-	19	μA	16 位 PWM
SID138	I _{PWM2}	频率为 8 MHz 时的模块电流消耗	-	-	TBD	μA	16 位 PWM
SID139	I _{PWM3}	频率为 12 MHz 时的模块电流消耗	-	-	TBD	μA	16 位 PWM

注意：
6. 由特性保证。

表 17. PWM 交流规范^[7]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID140	T _{PWMFREQ}	工作频率	–	–	16	MHz	
SID141	T _{PWMPWINT}	脉冲宽度 (内部)	125	–	–	ns	
SID142	T _{PWMEXT}	脉冲宽度 (外部)	125	–	–	ns	
SID143	T _{PWMKILLINT}	停止信号脉冲宽度 (内部)	125	–	–	ns	
SID144	T _{PWMKILLEXT}	停止信号脉冲宽度 (外部)	125	–	–	ns	
SID145	T _{PWMEINT}	使能脉冲宽度 (内部)	125	–	–	ns	
SID146	T _{PWMENEXT}	使能脉冲宽度 (外部)	125	–	–	ns	
SID147	T _{PWMRESWINT}	复位脉冲宽度 (内部)	125	–	–	ns	
SID148	T _{PWMRESWEXT}	复位脉冲宽度 (外部)	125	–	–	ns	

²C

表 18. 固定 I²C 直流规范^[7]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID149	I _{I2C1}	频率为 100 KHz 时的模块电流消耗	–	–	10.5	μA	
SID150	I _{I2C2}	频率为 400 KHz 时的模块电流消耗	–	–	135	μA	
SID152	I _{I2C4}	I ² C 在深度睡眠模式下使能	–	–	TBD	μA	

表 19. 固定 I²C 交流规范^[7]

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID153	F _{I2C1}	比特率	–	–	400	Kbps	

注意：
7. 由特性保证。

存储器

表 20. 闪存直流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID173	V _{PE}	擦除和编程电压	1.71	-	5.5	V	

表 21. 闪存交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID174	T _{ROWWRITE} ^[8]	行（模块）编写的时间（擦除和编程）	-	-	20	ms	行（模块）= 128 字节
SID175	T _{ROWERASE} ^[8]	行擦除时间	-	-	13	ms	
SID176	T _{ROWPROGRAM} ^[8]	擦除后的行编程时间	-	-	7	ms	
SID178	T _{BULKERASE} ^[8]	批量擦除时间（16 KB）	-	-	TBD	ms	
SID180 ^[9]	T _{DEVPROG} ^[8]	器件总编程时间	-	-	TBD	秒	
SID181 ^[9]	F _{END}	闪存耐久性	100 K	-	-	周期	
SID182 ^[9]	F _{RET}	闪存数据保存。T _A ≤ 55 °C、100 K 编程 / 擦除周期	20	-	-	年	
SID182A ^[9]		闪存数据保存。T _A ≤ 85 °C、10 K 编程 / 擦除周期	10	-	-	年	

系统资源

上电复位（POR）

表 22. 上电复位（PRES）

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID185 ^[9]	V _{RISEIPOR}	上升触发电压	0.80	-	1.5	V	
SID186 ^[9]	V _{FALLIPOR}	下降触发电压	0.75	-	1.4	V	
SID187 ^[9]	V _{IPORHYST}	迟滞	50	-	-	mV	

表 23. V_{CCD} 的欠压检测（BOD）

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID190 ^[9]	V _{FALLPPOR}	活跃和睡眠模式下的 BOD 触发电压	1.48	-	TBD	V	
SID192 ^[9]	V _{FALLDPSLP}	睡眠模式下的 BOD 触发电压	1.14	-	1.5	V	

注意：

8. 它可以在最多达 20 毫米的时间里写入闪存。在该期间内请别复位器件，否则闪存操作将被中断并且不能保证这些操作的完成。复位源包括 XRES 引脚、软件复位、CPU 锁存状态和特权冲突、不合适的电源电平以及看门狗。需要保证这些复位源不被无意激活。
9. 由特性保证。

SWD 接口

表 24. SWD 接口规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID213	F_SWDCLK1	$3.3\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	-	-	14	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID214	F_SWDCLK2	$1.71\text{ V} \leq V_{DD} \leq 3.3\text{ V}$	-	-	7	MHz	SWDCLK \leq 1/3 CPU 时钟频率
SID215 ^[10]	T_SWDI_SETUP	$T = 1/f\text{ SWDCLK}$	$0.25 \cdot T$	-	-	ns	
SID216 ^[10]	T_SWDI_HOLD	$T = 1/f\text{ SWDCLK}$	$0.25 \cdot T$	-	-	ns	
SID217 ^[10]	T_SWDO_VALID	$T = 1/f\text{ SWDCLK}$	-	-	$0.5 \cdot T$	ns	
SID217A ^[10]	T_SWDO_HOLD	$T = 1/f\text{ SWDCLK}$	1	-	-	ns	

内部主振荡器

表 25. IMO 直流规范

(设计保证)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID218	I _{IMO1}	IMO 工作电流为 48 MHz	-	-	1000	μA	
SID219	I _{IMO2}	IMO 工作电流为 24 MHz	-	-	325	μA	

表 26. IMO 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID223	F _{IMOTOL1}	频率变化为 24 和 32 MHz (经出厂调整后)	-	-	± 2	%	$2\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 和 $-25\text{ }^\circ\text{C} \leq T_A \leq 85\text{ }^\circ\text{C}$
SID223A	F _{IMOTOLVCCD}	频率变化 (经出厂调整后)	-	-	± 4	%	全部
SID226	T _{STARTIMO}	ILO 启动时间	-	-	TBD	μs	
SID228	T _{JITRMSIMO2}	频率为 24 MHz 时的 RMS 抖动	-	145	-	ps	

内部低速振荡器

表 27. ILO 直流规范

(设计保证)

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID231 ^[10]	I _{ILO1}	ILO 工作电流	-	0.3	1.05	μA	
SID233 ^[10]	I _{ILOLEAK}	ILO 漏电流	-	2	15	nA	

表 28. ILO 交流规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID234 ^[10]	T _{STARTILO1}	ILO 启动时间	-	-	2	ms	
SID236 ^[10]	T _{ILODUTY}	ILO 的占空比	40	50	60	%	
SID237	F _{ILOTRIM1}	ILO 频率范围	20	40	80	kHz	

注意:

10. 由特性保证。

表 29. 外部时钟规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID305 ^[11]	ExtClkFreq	外部时钟输入频率	0	–	16	MHz	
SID306 ^[11]	ExtClkDuty	占空比；在 $V_{DD/2}$ 电压下测量	45	–	55	%	

表 30. 模块规范

规范 ID	参数	说明	最小值	典型值	最大值	单位	详情 / 条件
SID262 ^[11]	T _{CLKSWITCH}	系统时钟源的切换时间	3	–	4	周期	

注意：
11. 由特性保证。

订购信息

下表显示的是 PSoC 4000 的器件编号和各种性能。

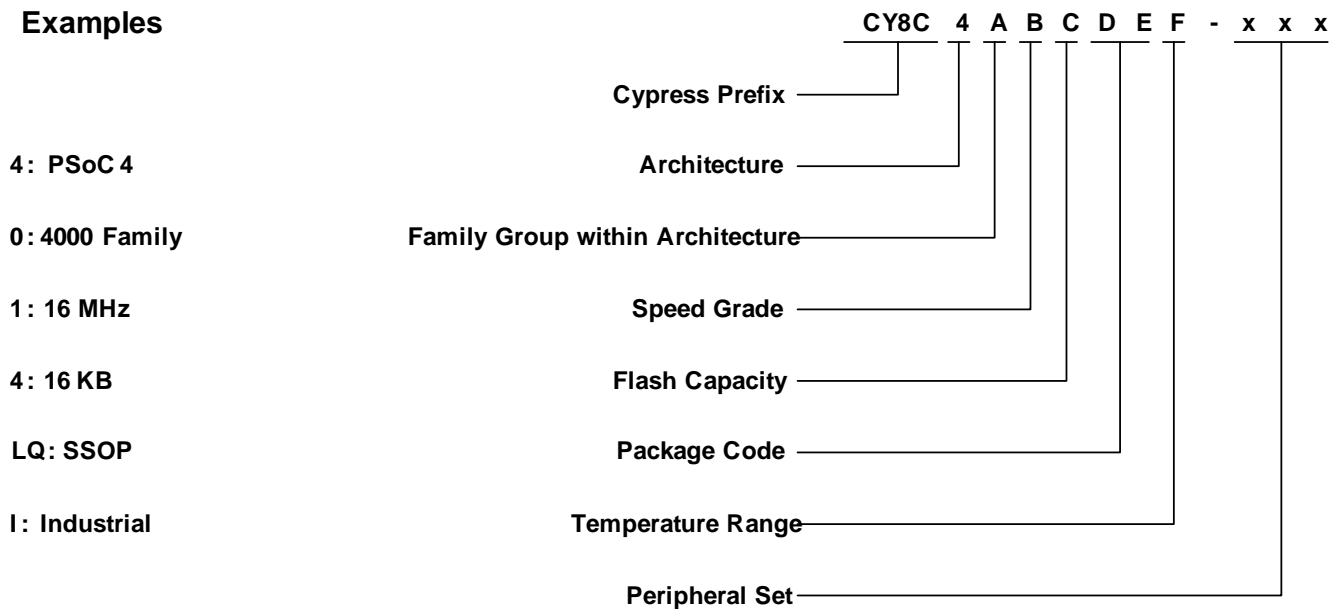
类别	MPN	特性											封装			
		CPU 的最大速度 (MHz)	闪存 (KB)	SRAM (KB)	UDB	运算放大器 (CTBm)	CapSense	7 位 IDAC	8 位 IDAC	电压比较器	TCPWM 模块	SCB (I2C)	8 SOIC	16 SOIC	16 QFN	24 QFN
CY8C4013	CY8C4013SXI-400	16	8	2	-	-	-	-	-	-	1	1	✓	-	-	-
	CY8C4013SXI-410	16	8	2	-	-	-	1	1	1	1	1	✓	-	-	-
	CY8C4013SXI-411	16	8	2	-	-	-	1	1	1	1	1	-	✓	-	-
	CY8C4013LQI-411	16	8	2	-	-	-	1	1	1	1	1	-	-	✓	-
CY8C4014	CY8C4014SXI-411	16	16	2	-	-	-	1	1	1	1	1	-	✓	-	-
	CY8C4014SXI-421	16	16	2	-	-	✓	1	1	1	1	1	-	✓	-	-
	CY8C4014LQI-421	16	16	2	-	-	✓	1	1	1	1	1	-	-	✓	-
	CY8C4014LQI-412	16	16	2	-	-	-	1	1	1	1	1	-	-	-	✓
	CY8C4014LQI-422	16	16	2	-	-	✓	1	1	1	1	1	-	-	-	✓
其他	CY8C4014LQI-SLT1	16	16	2	-	-	✓	1	1	1	1	1	-	-	✓	-
	CY8C4014LQI-SLT2	16	16	2	-	-	✓	1	1	1	1	1	-	-	-	✓

器件编号约定

PSoC 4 器件遵循下表所述的器件编号约定。除非另有声明，否则所有字段都是单字符字母数字（0、1、2、...、9、A、B、...、Z）。

器件编号的格式为 CY8C4ABCDEF-XYZ，其中各域的定义如下所示。

Examples



下表列出了各域值：

字段	说明	值	含义
CY8C	赛普拉斯前缀		
4	架构	4	PSoC 4
A	系列	0	4000 系列
B	CPU 的速度	1	16 MHz
		4	48 MHz
C	闪存容量	3	8 KB
		4	16 KB
		5	32 KB
		6	64 KB
		7	128 KB
DE	封装代码	SX	SOIC
		LQ	QFN
F	温度范围	I	工业
XYZ	属性代码	000-999	设置在特殊系列中的特性代码

封装

表 31. 封装列表

规范 ID#	封装	说明
BID#26	QFN-24	24 引脚 4 x 4 x 0.6 mm QFN, pitch (间距) 为 0.5 mm
BID#33	QFN-16	16 引脚 3 x 3 x 0.6 mm QFN, pitch (间距) 为 0.5 mm
BID#40	SOIC-16	16 引脚 (150 Mil) SOIC
BID#47	SOIC-8	8 引脚 (150 Mil) SOIC

表 32. 封装特性

参数	说明	条件	最小值	典型值	最大值	单位
T _A	工作环境温度		-40	25.00	85	°C
T _J	工作结温		-40	-	100	°C
T _{JA}	封装 q _{JA} (24 引脚 QFN)		-	38.01	-	°C/Watt
T _{JA}	封装 q _{JA} (16 引脚 QFN)		-	49.6	-	°C/Watt
T _{JA}	封装 q _{JA} (16 引脚 SOIC)		-	142.14	-	°C/Watt
T _{JA}	封装 q _{JA} (8 引脚 SOIC)		-	197.8	-	°C/Watt
T _{JC}	封装 q _{JC} (24 引脚 QFN)		-	TBD	-	°C/Watt
T _{JC}	封装 q _{JC} (16 引脚 QFN)		-	T _{JC}	-	°C/Watt
T _{JC}	封装 q _{JC} (16 引脚 SOIC)		-	T _{JC}	-	°C/Watt
T _{JC}	封装 q _{JC} (8 引脚 SOIC)		-	T _{JC}	-	°C/Watt

表 33. 回流焊峰值温度

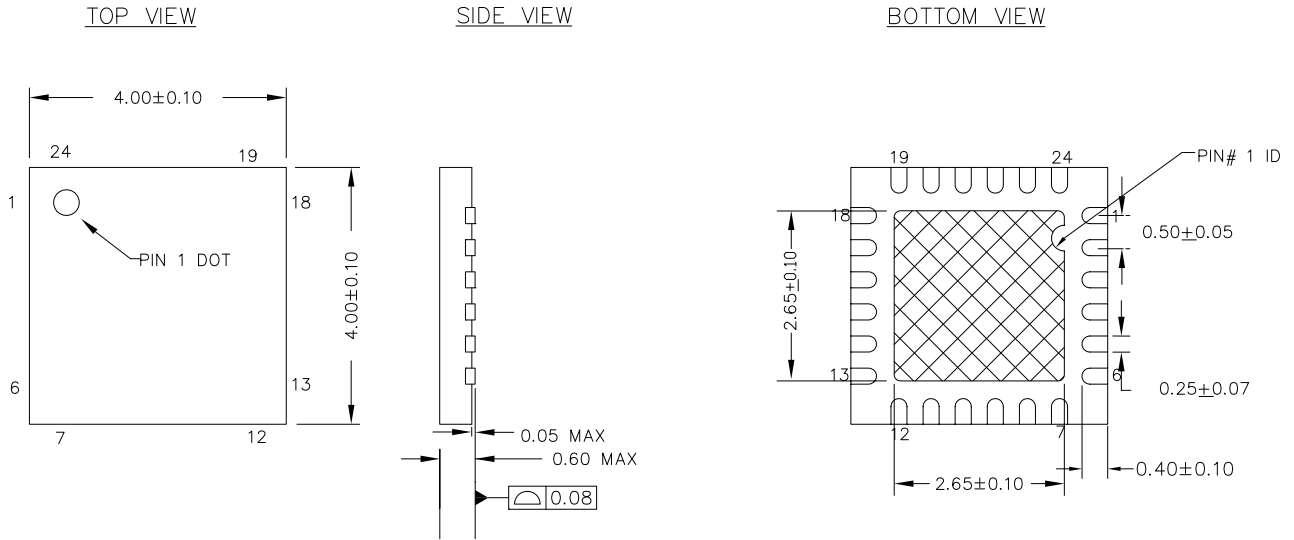
封装	最高峰值温度	峰值温度持续的最长时间
全部	260 °C	30 秒

表 34. 封装潮敏等级 (MSL), IPC/JEDEC J-STD-020


封装	MSL
全部	MSL 3

封装外形图

图 9. 24 引脚 QFN EPAD (Sawn) 封装外形



NOTES :

1.  HATCH IS SOLDERABLE EXPOSED METAL.
2. REFERENCE JEDEC # MO-248
3. PACKAGE WEIGHT : 29 ± 3 mg
4. ALL DIMENSIONS ARE IN MILLIMETERS

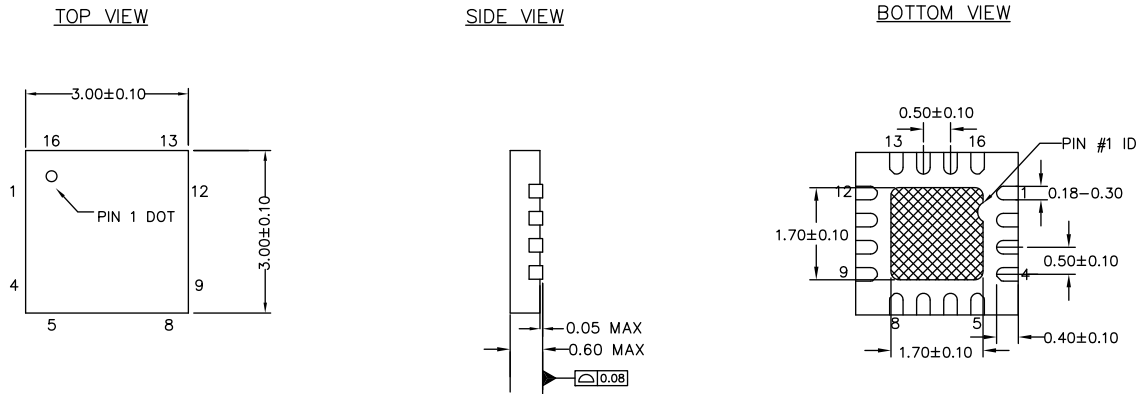
001-13937 *E

QFN 封装上的中心焊盘应连接到接地 (VSS)，以获得最佳机械、热学和电气性能。如果未接地，则应处于电气悬空状态，而不能连接到任何其他信号。

注释

12. QFN 封装图的尺寸单位为毫米。

图 10. 16 引脚 QFN 封装 EPAD (Sawn)

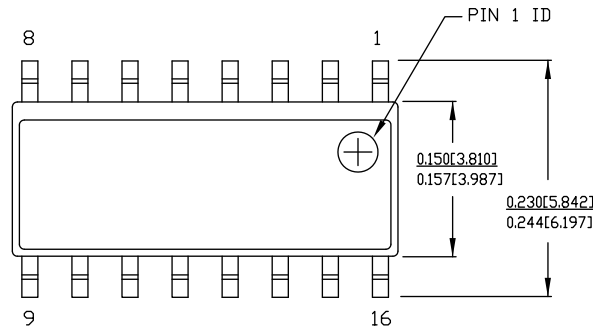


NOTES

1. HATCH AREA IS SOLDERABLE EXPOSED PAD
2. REFERENCE JEDEC # MO-248
3. ALL DIMENSIONS ARE IN MILLIMETERS
4. PACKAGE WEIGHT: See Cypress Package Material Declaration Datasheet (PMDD) posted on the Cypress web

001-87187 **

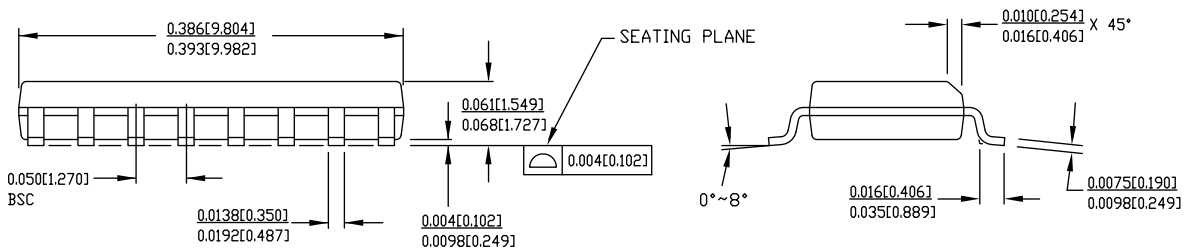
图 11. 16 引脚 (150 mil) SOIC 封装外形



NOTE:

1. DIMENSIONS IN INCHES[MM] **MAX.**
2. REFERENCE JEDEC MS-012
3. PACKAGE WEIGHT : refer to PMDD spec. 001-04308

PART #	
S16.15	STANDARD PKG.
SZ16.15	LEAD FREE PKG.

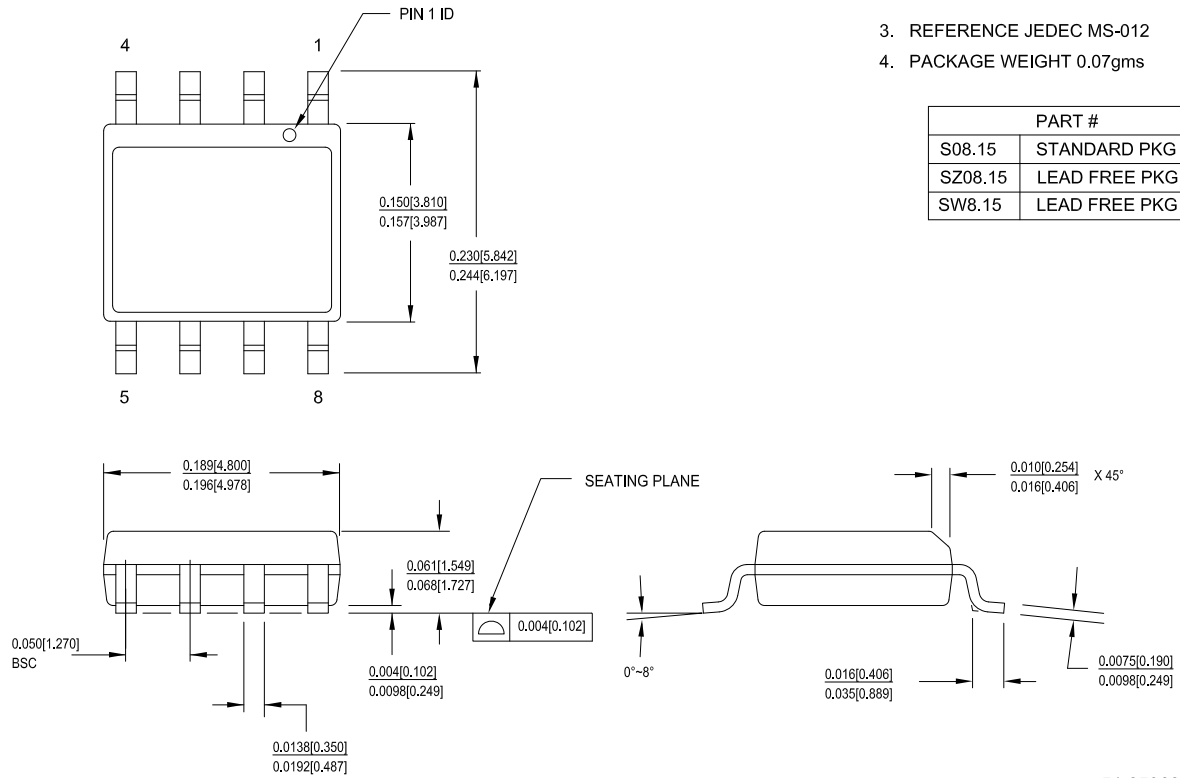


51-85068 *E

注意:

13. QFN 封装图的尺寸单位为英寸 [毫米]。

图 12. 8 引脚 (150 mil) SOIC 封装外形



51-85066 *F

缩略语

表 35. 本文中使用的缩略语

缩略语	说明
abus	模拟局部总线
ADC	模数转换器
AG	模拟全局总线
AHB	AMBA（先进微控制器总线结构）高性能总线，即为一种 ARM 数据传输总线
ALU	算术逻辑单元
AMUXBUS	模拟复用器总线
API	应用编程接口
APSR	应用程序状态寄存器
ARM [®]	高级 RISC 机器，即为一种 CPU 结构
ATM	自动 Thump 模式
BW	带宽
CAN	控制器区域网络，即为一种通信协议
CMRR	共模抑制比
CPU	中央处理单元
CRC	循环冗余校验，即为一种错误校验协议
DAC	数模转换器，另请参见 IDAC、VDAC
DFB	数字滤波器模块
DIO	数字输入 / 输出，GPIO 仅具有数字功能，无模拟功能。请参见 GPIO。
DMIPS	Dhrystone 每秒百万条指令
DMA	直接存储器访问，另请参见 TD
DNL	微分非线性，另请参见 INL
DNU	请勿使用
DR	端口写入数据寄存器
DSI	数字系统互连
DWT	数据观察点和跟踪
ECC	纠错码
ECO	外部晶体振荡器
EEPROM	可电擦除可编程只读存储器
EMI	电磁干扰
EMIF	外部存储器接口
EOC	转换结束
EOF	帧结束
EPSR	执行程序状态寄存器
ESD	静电放电
ETM	嵌入式跟踪宏单元
FIR	有限脉冲响应，另请参见 IIR

表 35. 本文中使用的缩略语（续）

缩略语	说明
FPB	闪存修补和断点
FS	全速
GPIO	通用输入 / 输出，适用于 PSoc 引脚
HVI	高电压中断，另请参见 LVI、LVD
IC	集成电路
IDAC	电流 DAC，另请参见 DAC、VDAC
IDE	集成开发环境
I ² C 或 IIC	内部集成电路，即为一种通信协议
IIR	无限脉冲响应，另请参见 FIR
ILO	内部低速振荡器，另请参见 IMO
IMO	内部主振荡器，另请参见 ILO
INL	积分非线性，另请参见 DNL
I/O	输入 / 输出，另请参见 GPIO、DIO、SIO、USBIO
IPOR	初次上电复位
IPSR	中断程序状态寄存器
IRQ	中断请求
ITM	仪器化跟踪宏单元
LCD	液晶显示器
LIN	本地互连网络，即一种通信协议
LR	链接寄存器
LUT	查询表
LVD	欠压检测，另请参见 LVI
LVI	低电压中断，另请参见 HVI
LVTTTL	低压晶体管 - 晶体管逻辑
MAC	乘法累加器
MCU	微控制器单元
MISO	主入从出
NC	无连接
NMI	不可屏蔽的中断
NRZ	非归零
NVIC	嵌套矢量中断控制器
NVL	非易失性锁存器，另请参见 WOL
opamp	运算放大器
PAL	可编程阵列逻辑，另请参见 PLD
PC	程序计数器
PCB	印刷电路板
PGA	可编程增益放大器
PHUB	外设集线器

表 35. 本文中使用的缩略语 (续)

缩略语	说明
PHY	物理层
PICU	端口中断控制单元
PLA	可编程逻辑阵列
PLD	可编程逻辑器件, 另请参见 PAL
PLL	锁相环
PMDD	封装材料声明数据表
POR	加电复位
PRES	精密加电复位
PRS	伪随机序列
PS	端口读取数据寄存器
PSoC [®]	可编程片上系统
PSRR	电源抑制比
PWM	脉冲宽度调制器
RAM	随机存取存储器
RISC	精简指令集计算
RMS	均方根
RTC	实时时钟
RTL	寄存器转换语言
RTR	远程传输请求
RX	接收
SAR	逐次逼近寄存器
SC/CT	开关电容 / 连续时间
SCL	I ² C 串行时钟
SDA	I ² C 串行数据
S/H	采样和保持
SINAD	信噪比和失真比
SIO	特别输入 / 输出, 带高级功能的通用 I/O。请参见 GPIO。
SOC	开始转换
SOF	帧起始
SPI	串行外设接口, 一种通信协议
SR	斜率
SRAM	静态随机存取存储器
SRES	软件复位
SWD	串行线调试, 一种测试协议
SWV	单线查看器
TD	传输描述符, 另请参见 DMA
THD	总谐波失真
TIA	互阻放大器
TRM	技术参考手册

表 35. 本文中使用的缩略语 (续)

缩略语	说明
TTL	晶体管 - 晶体管逻辑
TX	传输
UART	通用异步发射器接收器, 一种通信协议
UDB	通用数字模块
USB	通用串行总线
USBIO	USB 输入 / 输出, 用于连接至 USB 端口的 PSoC 引脚
VDAC	电压数模转换器, 另请参见 DAC、IDAC
WDT	看门狗定时器
WOL	一次性写锁存器, 另请参见 NVL
WRES	看门狗定时器复位
XRES	外部复位 I/O 引脚
XTAL	晶体

文档规范

测量单位

表 36. 测量单位

符号	测量单位
°C	摄氏度
dB	分贝
fF	飞法
Hz	赫兹
KB	1024 个字节
kbps	每秒千位数
Khr	千小时
kHz	千赫兹
kΩ	千欧
ksps	每秒千次采样
LSB	最低有效位
Mbps	每秒兆位数
MHz	兆赫兹
MΩ	兆欧
Msps	每秒兆次采样
μA	微安
μF	微法
μH	微亨
μs	微秒
μV	微伏
μW	微瓦
mA	毫安
ms	毫秒
mV	毫伏
nA	纳安
ns	纳秒
nV	纳伏
Ω	欧姆
pF	皮法
ppm	百万分率
ps	皮秒
s	秒
sps	每秒采样数
sqrtHz	赫兹平方根
V	伏特

修订记录

说明标题: PSoC [®] 4: PSoC 4000 系列数据手册可编程片上系统 (PSoC [®])				
文档编号: 001-92129				
修订版	ECN	变更者	提交日期	变更说明
**	4345245	JOHZ	2014 年 4 月 14 日	本文档版本号为 Rev**, 译自英文版 001-89638 Rev*A。

© 赛普拉斯半导体公司, 2013-2014。此处, 所包含的信息可能会随时更改, 恕不另行通知。除赛普拉斯产品内嵌的电路外, 赛普拉斯半导体公司不对任何其他电路的使用承担任何责任。也不根据专利或其他权利以明示或暗示的方式授予任何许可。除非与赛普拉斯签订明确的书面协议, 否则赛普拉斯产品不保证能够用于或适用于医疗、生命支持、救生、关键控制或安全应用领域。此外, 对于合理预计会发生运行异常和故障并对用户造成严重伤害的生命支持系统, 赛普拉斯将不批准将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统, 则表示制造商将承担因此类使用而招致的所有风险, 并确保赛普拉斯免于因此而受到任何指控。

所有源代码 (软件和 / 或固件) 均归赛普拉斯半导体公司 (赛普拉斯) 所有, 并受全球专利法规 (美国和美国以外的专利法规)、美国版权法以及国际条约规定的保护和约束。赛普拉斯据此向获许可者授予适用于个人的、非独占性、不可转让的许可, 用以复制、使用、修改、创建赛普拉斯源代码的派生作品、编译赛普拉斯源代码和派生作品, 并且其目的只能是创建自定义软件和 / 或固件, 以支持获许可者仅将其获得的产品依照适用协议规定的方式与赛普拉斯集成电路配合使用。除上述指定用途外, 未经赛普拉斯的明确书面许可, 不得对此类源代码进行任何复制、修改、转换、编译或演示。

免责声明: 赛普拉斯不针对该材料提供任何类型的明示或暗示保证, 包括 (但不限于) 针对特定用途的适销性和适用性的暗示保证。赛普拉斯保留在不另行通知的情况下对此处所述材料进行更改的权利。赛普拉斯不对此处所述之任何产品或电路的应用或使用承担任何责任。对于合理预计可能发生运转异常和故障, 并对用户造成严重伤害的生命支持系统, 赛普拉斯不授权将其产品用作此类系统的关键组件。若将赛普拉斯产品用于生命支持系统, 则表示制造商将承担因此类使用而导致的所有风险, 并确保赛普拉斯免于因此而受到任何指控。

产品使用可能受适用的赛普拉斯软件许可协议限制。

销售、解决方案和法律信息

全球销售和设计支持

赛普拉斯公司拥有一个由办事处、解决方案中心、工厂代表和经销商组成的全球性网络。要找到离您最近的办事处，请访问赛普拉斯所在地。

产品

汽车用产品

cypress.com/go/automotive

时钟与缓冲器

cypress.com/go/clocks

接口

cypress.com/go/interface

照明与电源控制

cypress.com/go/powerpsoc

cypress.com/go/plc

存储器

cypress.com/go/memory

PSoC

cypress.com/go/psoc

触摸感应产品

cypress.com/go/touch

USB 控制器

cypress.com/go/USB

无线 /RF

cypress.com/go/wireless

PSoC[®] 解决方案

psoc.cypress.com/solutions

[PSoC 1](#) | [PSoC 3](#) | [PSoC 4](#) | [PSoC 5LP](#)

赛普拉斯开发者社区

[社区](#) | [论坛](#) | [博客](#) | [视频](#) | [训练](#)

技术支持

cypress.com/go/support